

Computação Reconfigurável aplicada em Processamento Digital de Imagens

João Batista Torres Corrêa¹, Carlos Augusto Paiva da Silva Martins¹

¹Instituto de Informática – Pontifícia Universidade Católica de Minas Gerais (PUC)

LSDC – Laboratório de Sistemas Digitais e Computacionais, Prédio 34
Av. Dom José Gaspar 500, Coração Eucarístico – Belo Horizonte – MG – Brasil

joaobtc@pucmg.br, capsm@pucminas.br

Abstract. *In this article we present a research project financed by PUC-Minas in its scholarship program (PROBIC). Currently, the project is in progress and it says respect of reconfigurable computing applied on digital image processing, especially in digital image compressing.*

Keywords. *Compression, image processing, reconfigurable computing.*

Resumo. *Neste artigo apresentamos um projeto de pesquisa financiado pela PUC-Minas em seu programa de bolsas de iniciação científica (PROBIC) que está atualmente em andamento e que diz respeito à aplicação de computação reconfigurável em processamento digital de imagens, especialmente em compressão de imagens digitais.*

Palavras Chave. *compressão, processamento de imagens, computação reconfigurável.*

1. Introdução

Neste artigo apresentamos um projeto de pesquisa na área de computação reconfigurável aplicada em processamento digital de imagens que foi aprovado pelo programa de bolsas de iniciação científica da PUC-Minas (PROBIC) e atualmente está em andamento. Este projeto de pesquisa visa, além de tudo, difundir a computação reconfigurável no curso de graduação em ciência da computação na universidade, bem como em outros cursos que possa interessar o assunto como engenharia de eletrônica e a própria eletrônica.

A computação reconfigurável é uma área nova no contexto da computação. Com ela, temos a junção da flexibilidade de um processador de propósito geral ou GPP (*general purpose processor*) e o desempenho de um hardware fixo. Sendo assim, torna-se importante estudá-la para conhecer suas características e destacar suas vantagens e desvantagens e aplicá-las na resolução de problemas que necessitem de desempenho e flexibilidade.

A motivação do trabalho está em estudar uma área nova que está crescendo cada vez mais para poder discutir sua aplicabilidade na área de computação. O fato de conseguir integrar a flexibilidade de um GPP e o desempenho de um hardware fixo em um único dispositivo é outra motivação interessante. A área de processamento digital de imagens (PDI) foi escolhida pelo fato de ser uma área que está sendo muito utilizada atualmente e que possui uma grande demanda por alto desempenho principalmente com o crescimento da comunicação visual como as vídeo conferências.

O objetivo principal é o de analisar o desempenho e a flexibilidade destes dispositivos reconfiguráveis e compara-los com o de arquiteturas diferentes como a de processadores de propósito geral e baseados em dispositivos ASIC. Englobando diversas arquiteturas, teremos um trabalho com um conteúdo diversificado que dá margens para analisar-se outros pontos de vista interessantes como de custo e benefício, por exemplo. Contudo, há objetivos pessoais como aproveitar esta iniciação científica para aplicar métodos de pesquisa e utiliza-la para uma futura dissertação de mestrado.

2. Justificativa

Na escolha no projeto, o que mais interessou no estudo foi o fato de que com máquinas de propósito geral, temos muita flexibilidade para resolver-se qualquer tipo de problema, contudo não temos um desempenho satisfatório na maioria das vezes. Já com máquinas (circuitos) específicas, temos um desempenho enorme, mas não temos a flexibilidade devido a estes dispositivos só realizarem determinada tarefa. Ao aprender sobre máquinas reconfiguráveis, as quais realizam uma espécie de junção das vantagens das máquinas de propósito geral (flexibilidade) e das máquinas específicas (desempenho), achei interessante estudá-la para aprender métodos de pesquisa, dentre outros objetivos.

Dessa forma, escolhemos uma área onde a computação reconfigurável poderia se encaixar bem devido às suas características. Com isso, pensamos na área de processamento de imagens. Em aplicações de Processamento Digital de Imagens (PDI), onde existe uma demanda de desempenho para tratar as imagens e flexibilidade para poder ser usada em diferentes tipos de tratamento de imagens como, por exemplo, compressão, realce, armazenamento de imagens. Ao se trabalhar com imagens, principalmente em um ambiente de rede, como a internet que a cada dia cresce mais, a demanda por um alto desempenho computacional é grande, principalmente em aplicações relacionadas à compressão de imagens estáticas e dinâmicas. Um dos principais problemas é que quanto maior a qualidade de uma imagem, maior espaço ela ocupa, o que dificulta o seu tratamento devido a se desejar um desempenho igual ao de se trabalhar uma imagem pequena. Em vídeo conferências, por exemplo, onde as imagens têm que ser tratadas rapidamente (em tempo real de preferência) e onde a flexibilidade do dispositivo que esta processando a imagem tem que ser enorme para codificar, decodificar, enviar e receber, o uso de computação reconfigurável seria extremamente útil e interessante de se utilizar.

3. Computação Reconfigurável

Os dispositivos de hardware fixo (não programáveis), considerados uma solução ou paradigma de hardware, quando comparamos com os microprocessadores (dispositivos programáveis), solução ou paradigma de software, podemos chegar a algumas conclusões. O hardware fixo produz um desempenho superior ao dos microprocessadores, porém, como seu comportamento lógico é único, possui menor flexibilidade. Já com os microprocessadores acontece o inverso, pois produzem um desempenho menor, porém possuem uma maior flexibilidade. Essa flexibilidade se deve ao fato de seu comportamento lógico ser controlado por programas cuja alteração fazemos de forma fácil e rápida. Considerando-se aspectos de mercado e custos, como projeto e fabricação, observamos que normalmente os microprocessadores possuem um custo menor que os dispositivos de hardware fixo, para desempenho semelhante [MART, 2000a].

Devido ao contraste entre estes dois paradigmas, foi criado um terceiro paradigma chamado solução ou paradigma em hardware reconfigurável. Esse novo paradigma visa, além de tudo, buscar unir as vantagens das duas soluções descritas anteriormente, como

também eliminar as suas desvantagens. Dessa forma, possibilita-se um maior desempenho e flexibilidade unidos numa mesma solução ou mesmo dispositivo [DEHO, 2000] [HAYN, 2000] [PLAT, 2000] [CALL, 2000] [GOLD, 2000].

A computação reconfigurável se baseia no conceito de se ter um hardware formado por portas lógicas que podem ser reconfiguradas dinamicamente de acordo com a função ou procedimento que se quer executar. Esta pesquisa se baseará em um dos tipos de dispositivos reconfiguráveis, os FPGA's [FPGA, 1999], que são dispositivos formados por conjuntos de portas lógicas que executam operações bem simples como AND, OR, NAND, NOR e XOR e estão organizadas de forma a serem configuradas de acordo com os bits das portas de entradas [VILL, 1997]. Após configurado o circuito, colocamos os dados de entrada e colhemos a resposta na saída. Os dispositivos FPGA possuem configuração parcial, ou seja, enquanto uma área dele está executando algum comando, a outra pode estar sendo configurada evitando que o processo pare para que o FPGA seja configurado [MART, 2000b].

A motivação que se tem em trabalhar nessa área nova no contexto da informática está no desempenho, na eficiência, na flexibilidade e na generalidade que os dispositivos reconfiguráveis possuem [MART, 2000b]. Isto tudo sem contar que por ser uma evolução tecnológica na arquitetura computacional, as empresas e universidades estão começando a se interessar por pesquisas na área. Algumas aplicações ideais para a utilização de configuração reconfigurável são: processamento de imagens (reconhecimento de padrões, filtros, compressão, etc.), criptografia, casamento de DNA e multimídia [MART, 2000b] [VILL, 1997].

Para sentirmos o poder computacional destes dispositivos, precisamos de ferramentas e softwares. Assim como há ferramentas que geram o código executável de algoritmos para que sejam executados em processadores de propósito geral, também existem ferramentas que fazem este papel na computação reconfigurável. Estas ferramentas são necessárias para projetarem os circuitos lógicos que farão a execução de alguma solução e para configurarem os dispositivos em si para que executem determinada tarefa.

4. Processamento de Imagens

Ao se trabalhar com imagens, tem-se que conviver com o custo do processamento, que é relativamente lento [CARV, 2000]. Na tentativa de resolver este problema, começamos a utilizar a compressão de imagens. No entanto, a compressão não é utilizada para resolver apenas este caso e sim em tudo que consome uma grande quantidade de recursos computacionais necessários para a devida manipulação digital das imagens. Com dispositivos reconfiguráveis, podemos converter os algoritmos mais eficientes que, por serem fixos, são ideais para rodar nestas máquinas. Isto se deve ao fato de que os dispositivos reconfiguráveis perdem um certo tempo, às vezes muito precioso, para se reconfigurarem e alterarem sua arquitetura [NASC, 1997]. Assim, eles se reconfiguram somente uma vez antes do seu uso.

5. Conclusões e Trabalhos Futuros

O projeto está em uma fase onde começaremos a utilizar dispositivos FPGA para conseguir dados de desempenho para podermos analisar estes com os resultados obtidos com dispositivos de processamento geral.

A conclusão final, a análise de desempenho de dispositivos reconfiguráveis, será finalizada até o final do semestre, onde o final do projeto tem o seu final previsto. Contudo, algumas conclusões interessantes podem ser ressaltadas. Dentre elas, a de que não somente mudanças no hardware alteram bruscamente o desempenho de uma aplicação. Algumas simples mudanças no algoritmo ou mesmo nas variáveis de compilação, podem alterar muito no desempenho sem variar o hardware em questão.

Alguns trabalhos futuros podem ser aplicação de computação reconfigurável em outras aplicações de processamento de imagens (reconhecimento de padrões, filtros, etc.), ou em criptografia, casamento de DNA e multimídia, por exemplo, que se adequam no perfil de aplicações onde a computação reconfigurável seria interessante utilizar.

Referências

- [CALL, 2000] CALLHAN, Timothy J.; HAUSER, John R.; WAWRZNEK, John (2000) "The Garp architecture and C compiler", IEEE Computer, Vol. 33, N. 4, Abril 2000, pp. 62-69.
- [CARV, 2000] Carvalho, J. P. A., Cantanhede, R., Jacobi, R. P. (2000) "Projeto Urna Reconfigurável: Descompressão JPEG", Capítulo 25 em "Computação Reconfigurável – Experiências e Perspectivas", Fundação de Ensino Eurípides Soares da Rocha (FEESR).
- [DEHO, 2000] DEHON, Andre (2000) "The Density Advantage of Configurable Computing", IEEE Computer, Vol. 33, N. 4, Abril 2000, pp. 41-49e.
- [FPGA, 1999] <http://users.erols.com/aaps/x84lab/FPGA.html> - Tutorial de FPGA.
- [GOLD, 2000] GOLDSTEIN, Seth C.; SCHIMIT, Herman; BUDI, Mihai; CADAMBI, Srihari; MOE, Matt; TAYLOR, R. R. (2000) "PipeRench: A Reconfigurable Architecture and Compiler", IEEE Computer, Vol. 33, N. 4, Abril 2000, pp. 70-77.
- [HAYN, 2000] HAYNES, Simon D.; STONE, John; CHEUNG, Peter, Y. K.; LUK, Wayne (2000) "Video Image Processing with the Sonic Architecture", IEEE Computer, Vol. 33, N. 4, Abril 2000, pp. 50-57.
- [MART, 2000a] Martins, C. A. P. S. (2000) "Estudo, análise, projeto e desenvolvimento de sistemas computacionais reconfiguráveis", Capítulo 11 em "Computação Reconfigurável – Experiências e Perspectivas", Fundação de Ensino Eurípides Soares da Rocha (FEESR).
- [MART, 2000b] Martins, C. A. P. S., ORDENEZ, E. (2000) "Mini Curso de Computação reconfigurável, Conceitos, Tendências e Aplicações", CORE 2000.
- [NASC, 1997] Nascimento, F. R., (1997) "Arquiteturas reconfiguráveis, SIMDs e dedicadas: aplicações, limitações e tendências", WAR 1997, pp. 50-59.
- [PLAT, 2000] PLATZNER, Marco (2000) "Reconfigurable Accelerators for Combinatorial Problems", IEEE Computer, Vol. 33, N. 4, Abril 2000, pp. 58-60.
- [VILL, 1997] Villasenor, J., Mangione-Smith, W., "Configurable Computing", revista Scientific American, Junho, 1997.