

GERAÇÃO DE BIBLIOTECAS LÓGICAS EM VHDL UTILIZANDO FPGAS

Fábio Dacêncio Pereira, Edward David Moreno

Fundação de Ensino Eurípides Soares da Rocha
Faculdade de Informática de Marília - Bacharelado em Ciência da Computação
Av. Hygino Muzzi Filho 529, CEP 17525-901, Marília, S.P.

fabiopereira@fundanet.br, edmoreno@fundanet.br

Resumo: *O projeto consiste em desenvolver bibliotecas lógicas em VHDL (VHSIC Hardware Description Language) e através dessas bibliotecas elaborar um material didático (com possibilidades de se tornar um livro texto para cursos de ciência da computação onde há disciplinas básicas obrigatórias como lógica digital, arquitetura e organização de computadores). Um aspecto chave que poderá diferenciar este material dos poucos que existem sobre o assunto (VHDL para FPGAs) é a inclusão do código VHDL para a descrição dos circuitos lógicos elaborados juntamente com as estatísticas obtidas na implementação desses circuitos lógicos em FPGAs. Esses dados estatísticos mostraram, por exemplo, o número de CLBs utilizadas, os tempos de atraso, a frequência final de funcionamento do circuito ou do sistema, etc. Assim, o material didático (relatório final do projeto) ensinará de maneira simplificada e otimizada conceitos sobre lógica digital, VHDL e a sua utilização em circuitos programáveis via FPGAs.*

Palavras Chave. *VHDL, FPGA, Computação Reconfigurável.*

Introdução: O rápido desenvolvimento da tecnologia ligada a dispositivos com Lógica Programável permite aos usuários implementar circuitos complexos sem a necessidade do uso de grandes recursos de fundição em silício. A primeira utilização destes circuitos é naturalmente nos projetos de prototipagem. Tendo em vista que grande parte destes circuitos pode ser reprogramados, o seu uso nas fases preliminares de projeto possibilita uma grande economia de tempo e dinheiro.

A medida em que os dispositivos de Lógica Programável tornam-se cada vez mais densos e rápido, o processo de concepção de projetos eletrônicos se beneficia destes circuitos fazendo com que o tempo de projeto seja reduzido em muitos dias. Assim sendo, devido à grande complexidade dos projetos capazes de ser implementados em lógica programável, tais circuitos passam a ser utilizados em projetos industriais como substituto dos circuitos ASIC (Application Specific Integrated Circuits).

FPGA (Field Programmable Gate Array) são circuitos programáveis compostos por um conjunto de células lógicas ou blocos lógico alocados em forma de uma matriz. As funções lógicas são implementadas no interior dos Blocos Lógicos. Em algumas arquiteturas os Blocos Lógicos possuem recursos sequenciais tais como flip-flop ou registradores. O fabricante Xilinx chama seu Bloco Lógico de CLB (Configurable Logic Block). Enquanto que a Actel usa o termo LM (Logic Modules), já a Altera utiliza o termo LE (Logic Element) para as séries 8000 e 10000 e Macrocell para as séries 5000, 7000 e 9000. Em geral, a funcionalidade destes blocos assim como o seu **roteamento** são configuráveis por *software*. A palavra Field indica que a configuração do circuito pode ser feita pelo usuário final sem a necessidade da utilização de

recursos de *foundries*. No roteamento a interconexão entre os blocos é feita através de uma rede de duas camadas de metal. A conexões físicas entre os fios são feitas ora com transistores de passagem controlados por bits de memória (PIP) ora com chaves de interconexão (Switch Matrix). Os recursos de roteamento da série XC3000 da Xilinx possuem:

Conexões Globais: formam uma rede de interconexão em linha e colunas de cinco fios de metal cada, que se ligam através de chaves de interconexão. Esta rede circunda os blocos lógicos (CLB's) e os blocos de E/S (IOB's);

Matrizes de Conexão (Switch Matrix): são chaves de interconexão que permitem o roteamento entre os Blocos Lógicos através das Conexões Globais (Figura 1.0). Estas conexões são programáveis na fase de roteamento automático, executada pelo software de projeto do fabricante ou manualmente com o uso de uma ferramenta de software chamada Edinet.

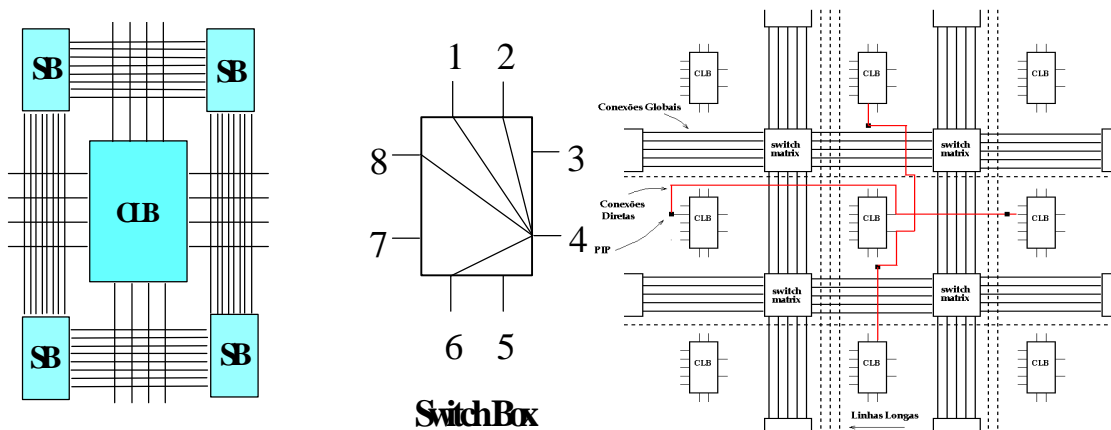


FIGURA 1.0: Representação de um Switch Box. FIGURA 1.1: Roteamento de uma FPGA.

Conexões Diretas: são conexões entre CLB's vizinhos e permitem conectar blocos com menor atraso, pois não utilizam os recursos globais de roteamento.

Linhas Longas: são conexões que atravessam todo o circuito sem passar pelas switch matrix e são utilizadas para conectar sinais longos e com restrições de *skew* entre múltiplos destinos (Figura 1.1)

Os IOB's citados a cima são blocos de E/S possuem *buffer tristate* e um flip-flop para os sinais da saída. O sinal de saída pode ser invertido por programa assim como o sinal de controle do tristate (Figura 1.2).

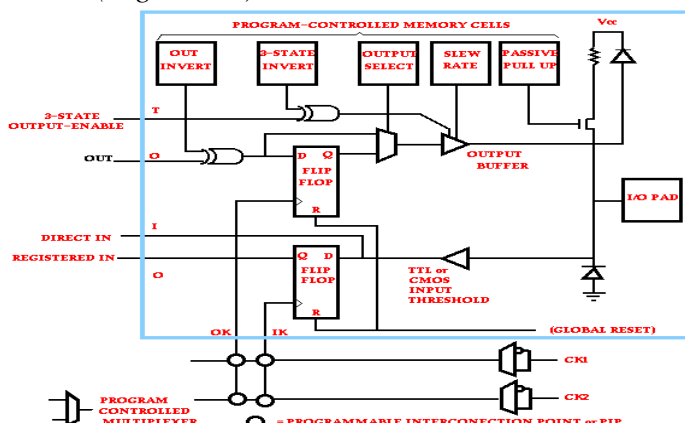


Figura 1.2: Representação de um IOB da família XC 3000 da XILINX

FPGAs proporcionam um ambiente de projeto mais simplificado e possibilitam operar com um número ilimitado de circuitos únicos através da configuração do próprio dispositivo. Nos últimos anos a quantidade de portas lógicas disponíveis numa FPGA tem crescido num ritmo muitíssimo acelerado, atualmente temos FPGAs de 4 milhões de portas lógicas em um único chip, possibilitando a implementação de arquiteturas cada vez mais complexas.

Objetivos do Projeto: O projeto consiste em desenvolver bibliotecas lógicas em VHDL (**VHSIC Hardware Description Language**), o VHDL é uma linguagem padronizada para descrever componentes digitais permitindo a transferência de componentes ou projetos para qualquer tecnologia de construção de hardware existente ou que ainda irá ser desenvolvida. Atualmente muitas instituições desenvolvem algumas funções (que são projetadas, testadas e validadas) para futuramente integrar toda uma lógica padronizada e concentrar esforços no desenvolvimento de hardware programável diferenciado que será o responsável pela caracterização dos produtos finais. Essa metodologia de projeto possui um grande impacto na produtividade, pois as funções padronizadas são, por definição, reutilizáveis, e podem atender um grande naipe de aplicações, trazendo em pouco tempo o retorno do investimento inicial. O surgimento desta linguagem se fez necessária devido ao rápido avanço tecnológico alcançado pelas indústrias de circuito integrado tendo como ápice a tecnologia de alta velocidade VHSIC (Very High Speed Integrated Circuits) o que permitia uma maior integração e conseqüentemente maior complexidade de circuitos contido em uma mesma pastilha. Além de tudo o VHDL tem as vantagens de:

- Reduz tempo/custo de desenvolvimento.
- Maior nível de abstração.
- Projetos independentes da tecnologia.
- Facilidade de atualização dos projetos.
- Grande número de usuários (internacional).

Através dessas bibliotecas elaborar um material didático (com possibilidades de se tornar um livro texto para cursos de ciência da computação onde há disciplinas básicas obrigatórias como lógica digital, arquitetura e organização de computadores). Um aspecto chave que poderá diferenciar este material dos poucos que existem sobre o assunto (VHDL para FPGAs) é a inclusão do código VHDL para a descrição dos circuitos lógicos elaborados juntamente com as estatísticas obtidas na implementação desses circuitos lógicos em FPGAs. Esses dados estatísticos mostraram, por exemplo, o número de CLBs utilizadas, os tempos de atraso, a frequência final de funcionamento do circuito ou do sistema, etc. Assim, o material didático (relatório final do projeto) ensinará de maneira simplificada e otimizada conceitos sobre lógica digital, VHDL e a sua utilização em circuitos programáveis via FPGAs.

A motivação para este projeto de iniciação científica esta no fato de possuir poucos ou nenhum livro na língua portuguesa sobre este assunto, o que além de dificultar e atrasar os projetos que dependem desses conceitos acabam desestimulando as pessoas que se interessam por esta área. Além disso, os materiais que existem hoje focalizam separadamente conceitos de VHDL, de lógica digital e circuitos programáveis. O projeto quer contribuir fazendo e escrevendo bibliotecas básicas de lógica digital usando-se da linguagem VHDL e implementado e testando tais circuitos em circuitos reais e físicos (FPGAs) e obtendo resultados de desempenho de tais implementações. Assim, integraremos todos esses conceitos facilitando o aprendizado de futuros interessados na área.

Cronograma:

Mês	Objetivos
Março – Maio	Estudo aprofundado da Linguagem VHDL
Junho – Julho	Implementação do código VHDL, Geração do circuito e testes em circuitos programáveis (FPGAs) de circuitos combinacionais. Descrição de Estatísticas e análise de desempenho.
Agosto – Setembro	Implementação do código VHDL, Geração do circuito e testes em circuitos programáveis (FPGAs) de circuitos sequenciais. Descrição de Estatísticas e análise de desempenho.
Outubro – Dezembro	Implementação do código VHDL, Geração do circuito e testes em circuitos programáveis (FPGAs) de sistemas digitais complexos. Descrição de Estatísticas e análise de desempenho.
Janeiro - Fevereiro	Escrita de Relatório Final.

Referências:

Andrew S. Tanenbaum, Organização Estruturada de Computadores – Terceira Edição / Editora Prentice-Hall do Brasil LTDA.

Douglas L. Perry, VHDL Third Edition / Editora McGraw-Hill

Kevin Skahill, VHDL for Programmable Logic / Editora Addison-Wesley.

Will Moore and Wayne Luk. MORE FPGAs. Edit. Abingdon EE&CS Books, England, 1994.

Ivan V. Idoeta e Francisco Capuano, Elementos de Eletrônica Digital. Livros Erica Editora Ltda. Brasil, 1957.

Edson Fregni e Antonio Moura Saraiva. Engenharia do Projeto Lógico Digital: Conceitos e Prática.. Editora Edgar Blucher Ltda. Brasil, 1995.

Carlos A Valderrama, Manoel E De Lima, Sergio Cavalcante, Edna Barros. Hardware/Software

Codesign: Projetando Hardware e Software concorrentemente. Escola de Computação, IME-USP, São Paulo, Julho, 2000.

James Bignell, Robert Donovan. Eletrônica Digital: Lógica Combinacional. Editora Makron Books, 1995.

James Bignell, Robert Donovan. Eletrônica Digital: Lógica Sequencial. Editora Makron Books, 1995.

Edward Moreno, Jorge Luis e Silva. Computação Reconfigurável: Experiências e Perspectivas. Editora FEESR, Agosto, 2000.