

Placa ISA em Arquitetura Lógica Reconfigurável

Néliton Antônio Campos, Wilian Soares Lacerda

Departamento de Ciência da Computação – Universidade Federal de Lavras (UFLA)
Caixa Postal 37 – 37.200-000 – Lavras – MG – Brasil

campos@comp.ufla.br, lacerda@ufla.br

Resumo. *O presente artigo apresenta o desenvolvimento de um circuito eletrônico programável em placa com barramento ISA e um software para a sua configuração. O circuito possui um chip programável que, em conjunto com o software, permite a implementação de vários circuitos digitais pelo computador. O processo de configuração utiliza arquivos de programação previamente elaborados.*

Palavras Chave. *Hardware, reconfigurável.*

Abstract. *This paper presents the development of a programmable circuit in ISA bus card and a software for configuration. The circuit has a programmable chip that allows implementation of many digital circuits by computer. The configuration process uses program files elaborated previously.*

Keywords. *Hardware, reconfigurable.*

1. Introdução

Dispositivos Lógicos Programáveis (Programmable Logic Devices – PLDs) são circuitos integrados configuráveis pelo usuário, usados para implementar funções lógicas quaisquer [Altera 1998]. Seguindo essa tecnologia, existem os Circuitos Lógicos Programáveis Complexos (Complex Programmable Logic Devices – CPLD's) que são, em comparação com os PLD's, de arquiteturas mais complexas, mais eficientes e de maiores capacidades. Os CPLD's são fabricados com células RAM ou EEPROM que permitem a sua configuração.

Para configurar os CPLD's existem várias ferramentas (softwares) em computador que geram arquivos de programação, específicos de cada fabricante, como por exemplo o *MAXPLUS® II* do fabricante *Altera Corporation* [Altera 1997]. Estes dados de configuração são transferidos ao CPLD por meio de memórias previamente gravadas, cabos para *download*, ou mesmo um microprocessador. A configuração do CPLD pode ser refeita tantas vezes forem necessárias.

O uso de um computador IBM-PC compatível para programar um CPLD torna o processo de configuração mais versátil e rápido, uma vez que os arquivos de programação podem ser gerados por software e transmitidos ao CPLD diretamente.

Neste artigo é descrito o desenvolvimento de uma placa ISA (Industry Standart Architecture) para conexão em um computador IBM-PC compatível [Eggerbrecht 1990], que contém um CPLD (*FLEX10K10®*) do fabricante *Altera Corporation*. Por meio desta placa e dos arquivos de configuração do CPLD utilizado, é possível implementar vários circuitos digitais de maneira simples e eficiente através do computador.

Os arquivos de configuração são gerados pelo computador via software (*MAXPLUS[®] II*) e são transmitidos ao CPLD por meio do barramento ISA controlado por um software de comunicação, desenvolvido em conjunto com a placa.

2. O Hardware

O hardware proposto utiliza o padrão de interfaceamento ISA para conexão a um computador IBM-PC compatível. Esta interface foi escolhida pela facilidade de implementação e controle.

O componente principal da placa, o CPLD *FLEX10K10[®]*, é conectado ao barramento ISA através de buffers. Foi adotado este componente devido ao seu baixo custo e simplicidade de configuração.

A comunicação da placa com o computador é controlada por circuitos de controle e de decodificação implementados em circuitos PAL's. O diagrama abaixo (Figura 1) mostra a estrutura do hardware proposto.

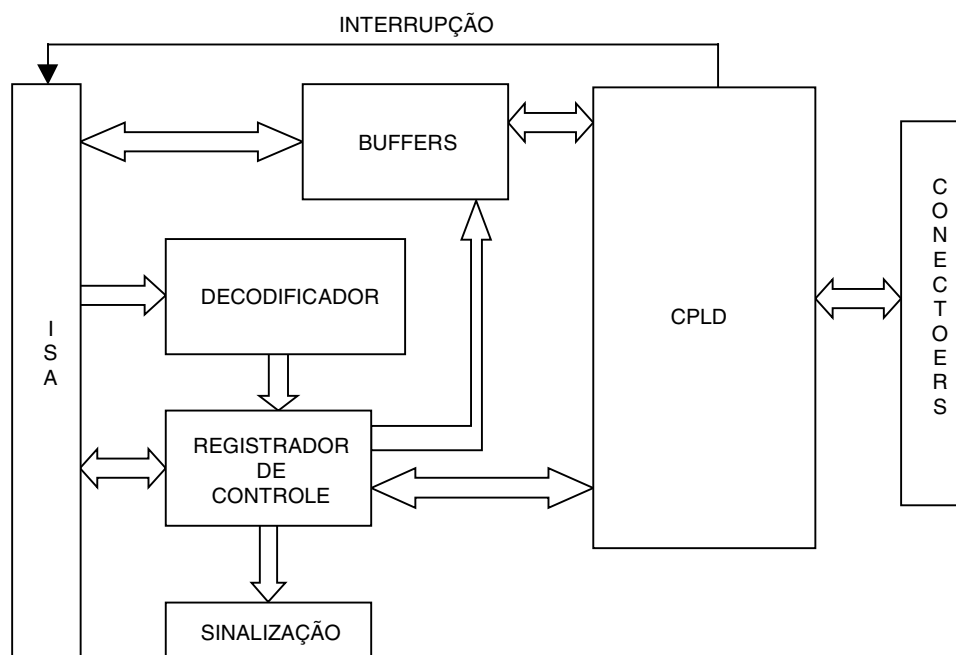


Figura 1. Estrutura do Hardware Proposto

O Barramento ISA é a interface entre o computador e o hardware proposto. Por ele é possível trocar dados e enviar sinais de controle aos blocos endereçáveis (Buffers e CPLD). O barramento também possibilita ao computador receber um sinal de interrupção diretamente do CPLD, otimizando a comunicação com a placa.

O circuito Decodificador realiza a decodificação de endereços do Barramento ISA. Os sinais resultantes são enviados para o Registrador de Controle.

O Registrador de Controle é o responsável pela geração e armazenamento dos sinais de controle do CPLD. Tal bloco ainda tem a função de controlar a leitura e a escrita de dados entre o CPLD e o computador posteriormente à programação. O Registrador de Controle opera diretamente nos buffers de dados e nos sinais de configuração do CPLD.

O circuito de Sinalização é composto por três LED's ligados diretamente a alguns sinais provenientes do Registrador de Controle. Por meio dessa sinalização visual, tem-se uma idéia do andamento da programação do CPLD.

O CPLD recebe toda a programação proveniente do barramento por meio dos Buffers de dados. Após a programação, ele está pronto para operar isoladamente ou em comunicação contínua com o PC através dos próprios Buffers de dados. Sua função dependerá estritamente do conteúdo do arquivo de programação recebido.

Estão ligados diretamente ao CPLD três conectores para utilização externa: dois padrão DB25 fêmea e um padrão PS/2. Este conectores podem ser utilizados para entrada e/ou saída de dados digitais.

3. Os Softwares

Para obter os arquivos de configuração do CPLD utilizado, é necessário utilizar o software do fabricante (*MAXPLUS® II*). O circuito digital que se deseja implementar pode ser projetado pelo usuário do software em modo gráfico ou texto. No modo gráfico, são utilizados desenhos de portas lógicas conectadas. No modo texto é utilizado uma linguagem de descrição de hardware de um nível abstrato para um nível concreto, como o VHDL [Perry 1998] por exemplo. O software se encarrega de compilar o projeto e gerar os arquivos necessários à programação do CPLD.

Com o CPLD utilizado, é possível fazer uso de 7.000 a 31.000 portas lógicas com muitas combinações diferentes em um só circuito, representadas em um só arquivo de programação.

O software de comunicação desenvolvido, por sua vez, transfere o arquivo de configuração para o CPLD por meio do barramento e buffers. Sinais de controle do barramento e do CPLD são gerados pelo software para esta função. O esquema abaixo (Figura 2) ilustra o processo.

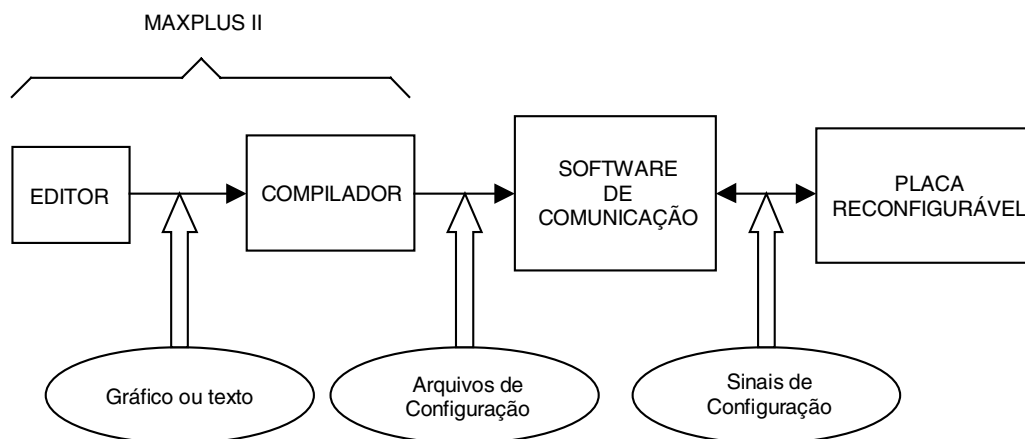


Figura 2. Processo de Configuração do Hardware

Após a programação, o CPLD está pronto para ser utilizado pelo usuário, conforme os dados do arquivo de configuração.

4. Conclusão

O uso dos softwares de edição, compilação e programação, combinado com o uso do hardware programável, permite que vários circuitos digitais possam ser implementados de

maneira rápida e eficiente. Este artigo propõe justamente um sistema com estas características, o qual está sendo desenvolvido para diversos propósitos.

Dentre as aplicações possíveis para a placa, pode-se citar a implementação de algoritmos em hardware com a finalidade de aumento da velocidade de processamento. Por meio do barramento ISA é possível ao hardware proposto receber, processar e retornar valores de forma transparente para o usuário.

Agradecimentos

Ao Dep^{lo} de Ciência da Computação da UFLA, pelo apoio dos professores e funcionários para o desenvolvimento do projeto, o qual resultou neste artigo.

Agradecimento especial à FAPEMIG pelos recursos financiados para a execução do projeto e sem a qual seria improvável a realização do mesmo.

Referências

- [Altera 1998] ALTERA CORPORATION. “Data Book”. San Jose, EUA: January 1998. 885p.
- [Altera 1997] ALTERA CORPORATION. “MAX+PLUS II: Getting Started”. San Jose, EUA: September 1997. 353p.
- [Eggerbrecht 1990] EGGERBRECHT, Lewis C. “Interfacing to the IBM Personal Computer”. 2.ed. USA: Howard W. Sams and Company, 1990. 345p.
- [Perry 1998] PERRY, Douglas. “VHDL”. 3.ed. New York, EUA: McGraw-Hill, 1998. 493p.